

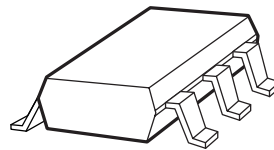
0.8-6 GHz 3V GaAs MMIC ダウンコンバータ

IAM-91563

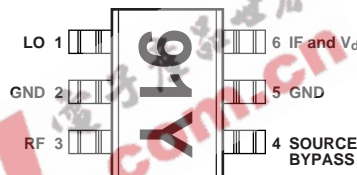
特長

入力IP₃ :
 +0dBm(Typ.) @15mA, 1.9GHz
 -6dBm(Typ.) @9mA, 1.9GHz
 SSB雑音指数 :
 8.5dB(Typ.) @1.9GHz
 変換ゲイン : 9.0dB(Typ.) @1.9GHz
 +3V単一電源
 超小型プラスチック・パッケージ

Surface Mount Package SOT-363 (SC-70)



Pin Connections and Package Marking

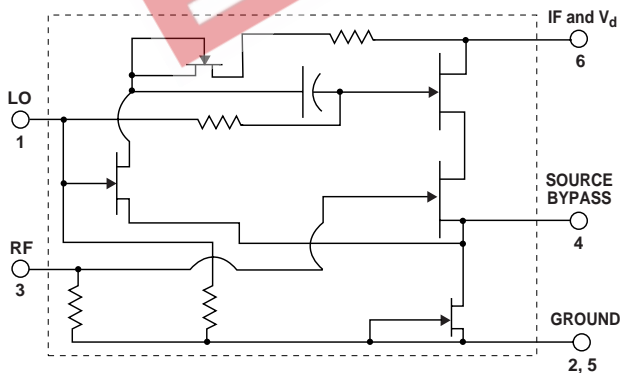


注：パッケージ・マーキングにより
ピン配置と向きを判断します。
注：“Y”はデートコードを表わし
ます。

応用

PCS、PHS、PDC、ISM、RFLANそ
 の他の無線機器用ダウンコンバータ

Simplified Schematic



概要

IAM-91563は、3Vで動作し、0.8～6GHzのRF入力周波数を50～700MHzの周波数に変換するGaAs MMIC周波数ダウンコンバータです。超小型表面装用パッケージSOT-363(SC-70)4mm²のスペースで実装でき、SOT-1の半分、或いはSO-8パッケージの15%のスペースで実装できます。

IAM-91563は、1.9GHzにおいて9dB変換ゲインがあるため、ロスのあるキサに比べRF或いはIFゲイン・ステジの1つを省く事ができます。また、Lに必要なパワーは通常-5dBmであるため、LOバッファ・アンプも省く事ができます。8.5dBの雑音指数によりシステム全体のNFを下げる事ができます。力IP₃は-6dBmですが、0dBmまでの罫で調整する事ができます。

IAM-91563は、GaAs PHEMT技術を用いて製造されたMMICで、不平衡変調型の変調型ミキシングを行うカスコー接続されたFET回路で構成されています。インダクタ(RFC)を介してIFポートから+3V単一電源が供給されている時、チップ上のLOバッファ・アンプミキサを駆動します。LOポートは50Ωに整合されていますが、RFとポートは高インピーダンスとなっているため、外部に整合回路が必要です。

IAM-91563 Absolute Maximum Ratings

Symbol	Parameter	Units	Absolute Maximum ^[1]
V_d	Device Voltage, RF output to ground	V	6.0
V_{RF}, V_{LO}	RF voltage or LO voltage to ground	V	+0.5, -1.0
P_{in}	CW RF Input Power	dBm	+13
T_{ch}	Channel Temperature	°C	150
T_{STG}	Storage Temperature	°C	-65 to 150

Thermal Resistance^[2]:

$$\theta_{ch-c} = 310^{\circ}\text{C/W}$$

注1：これらのパラメータのいずれかを越える状態でデバイスを動作させると、永久的な損傷を受ける可能性があります。

注2： $T_c = 25$ (T_c は回路基板に接続しているピンにおける温度です)

IAM-91563 Electrical Specifications, $T_c = 25^{\circ}\text{C}$, $V_d = 3\text{V}$

Symbol	Parameters and Test Conditions	Units	Min.	Typ.	Max.	Std Dev
G_{test}	Gain in test circuit ^[1] RF=1890 GHz, IF=250 MHz	dB	4.0	9.0		
NF_{test}	Noise Figure in test circuit ^[1] RF=1890 GHz, IF=250 MHz	dB		8.5	11.0	
I_d	Device Current	mA	6.0	9.0	12.0	
NF	Noise Figure (RF & IF with external matching, IF=250 MHz, LO power=-5 dBm)	dB		7.0 8.5 11.0 16.5 18.0		0.5
G_c	Conversion gain (RF and IF with external matching, IF=250 MHz, LO power=-5 dBm)	dB		11.0 9.0 7.7 4.6 1.7		1.5
$P_{1\text{dB}}$	Output power @ 1 dB compression (RF and IF with external matching, IF=250 MHz, LO power=-5 dBm)	dBm		-6.7 -8.0 -8.7 -15.0 -17.8		1.3
RL_{RF}	RF port return loss	dB		-1.7		0.2
RL_{LO}	LO port return loss	dB		-9.4		0.3
RL_{IF}	IF port return loss	dB		-3.7		0.2
IP_3	Input Third Order Intercept Point $I_d = 9.0\text{ mA}$, LO power = -5 dBm	dBm		-6.0		1.3
IP_3	Input Third Order Intercept Point $I_d = 15\text{ mA}$, LO power = -2 dBm	dBm		0		1.1
$ISOL_{L,R}$	LO-RF Isolation	dB		18		
$ISOL_{R,I}$	RF-IF Isolation (No Match)	dB		2		
$ISOL_{L,I}$	LO-IF Isolation (No Match)	dB		4		

注1：Min./Max.値が規定されている項目については、図18の回路を用いて全製品テストを行なっています。

注2：標準偏差の値は、この製品の規格化の段階で連続していない3つのウエーハ・ロットから500個以上のサンプルを測定した結果に基づいたもので、標準特性のパラツキを推測するためのものです。

IAM-91563 Typical Performance, $T_C = 25^\circ\text{C}$, $V_d = 3.0\text{ V}$, $R_F = 1890\text{ MHz}$, $LO = -5\text{ dBm}$, $IF = 250\text{ MHz}$,
 unless otherwise stated.

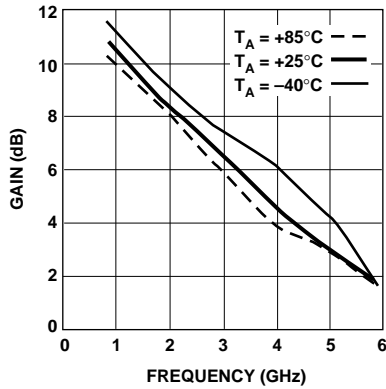


Figure 1. Available Conversion Gain vs. Frequency and Temperature.

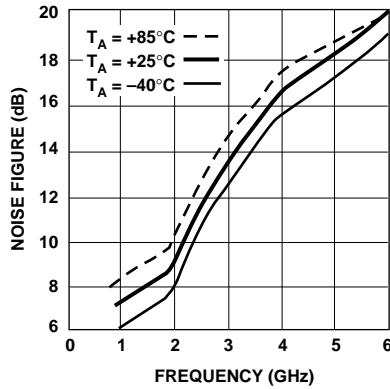


Figure 2. Noise Figure (into 50 Ω) vs. Frequency and Temperature.

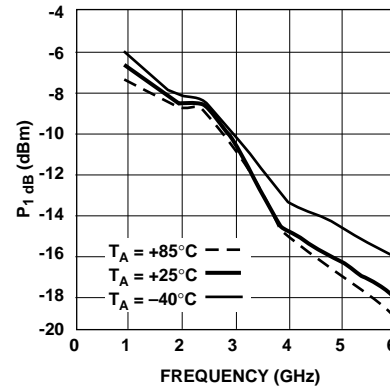


Figure 3. Output Power (@ 1 dB Compression) vs. Frequency and Temperature.

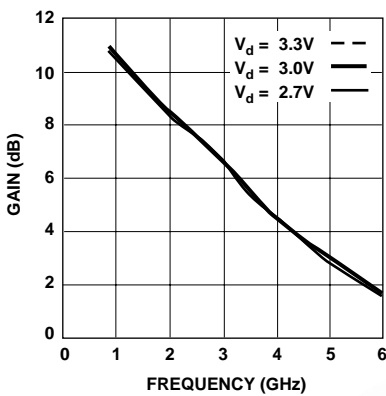


Figure 4. Available Conversion Gain vs. Frequency and Voltage.

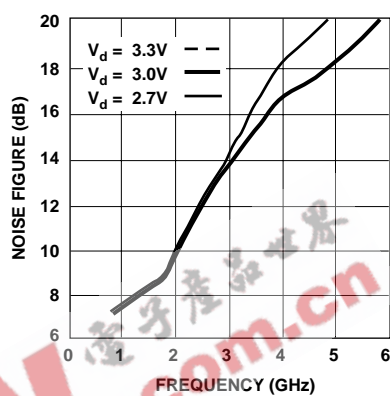


Figure 5. Noise Figure (into 50 Ω) vs. Frequency and Supply Voltage.

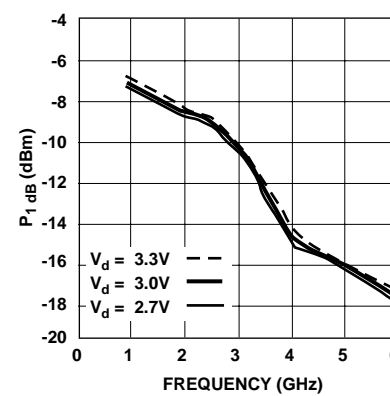


Figure 6. Output Power (@ 1 dB Compression) vs. Frequency and Voltage.

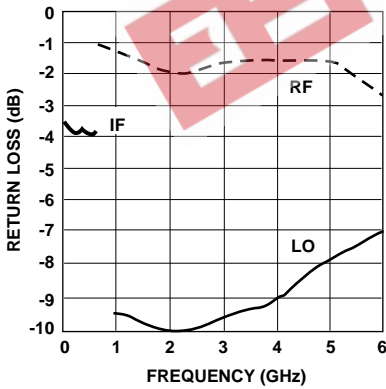


Figure 7. RF, LO, and IF Return Loss vs. Frequency.

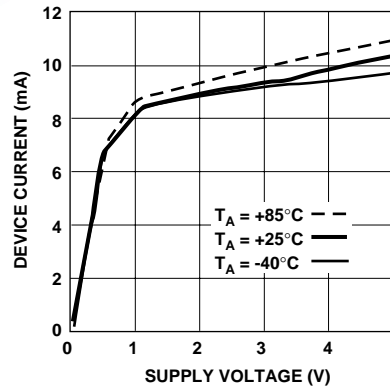


Figure 8. Device Current vs. Supply Voltage and Temperature.

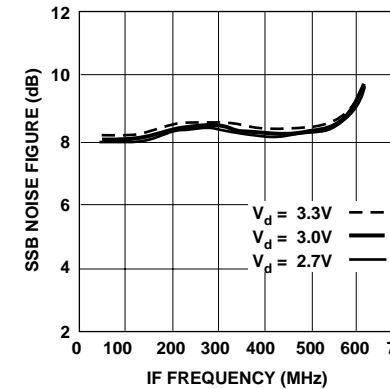


Figure 9. SSB Noise Figure vs. Frequency and Supply Voltage.

IAM-91563 Typical Performance, $T_C = 25^\circ\text{C}$, $V_d = 3.0\text{ V}$, $R_F = 1890\text{ MHz}$, $LO = -5\text{ dBm}$, $IF = 250\text{ MHz}$,
 unless otherwise stated.

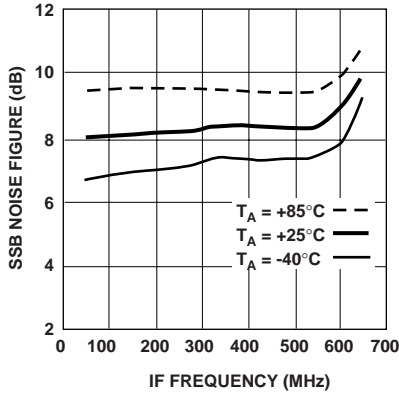


Figure 10. SSB Noise Figure vs. Frequency and Temperature.

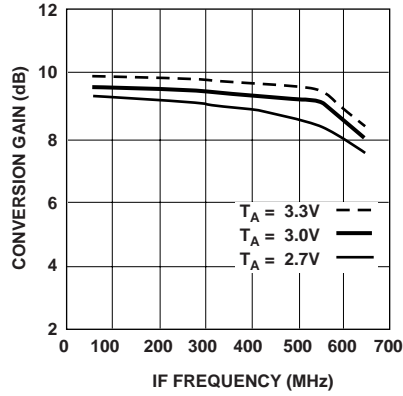


Figure 11. Conversion Gain vs. Frequency and Supply Voltage.

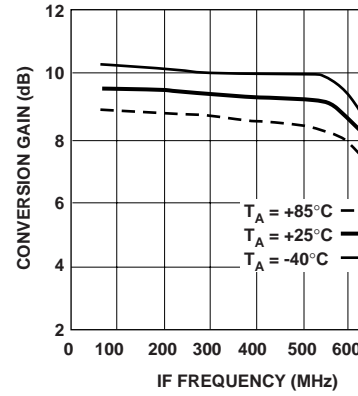


Figure 12. Conversion Gain vs. Frequency and Temperature.

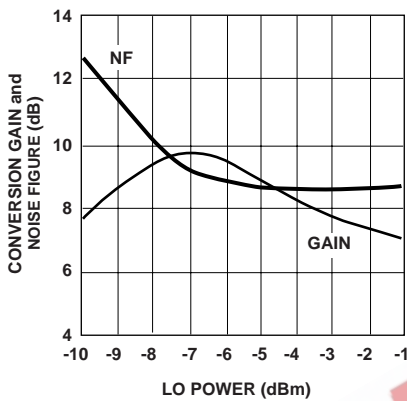


Figure 13. Available Conversion Gain and Noise Figure vs. LO Drive Power.

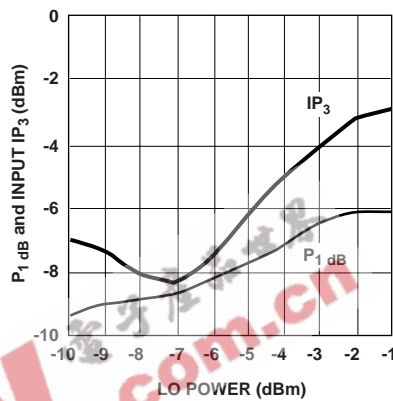


Figure 14. 1 dB Compression and Input 3rd Order Intercept vs. LO Drive Power.

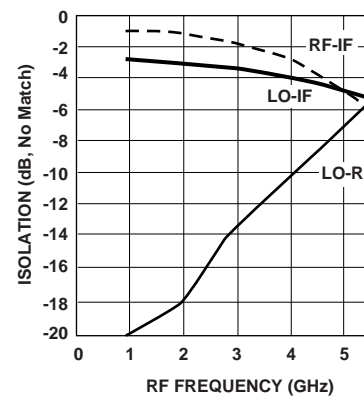


Figure 15. Isolation (LO-RF, RF-IF, LO-IF) vs. Frequency with no IF Matching Networks.

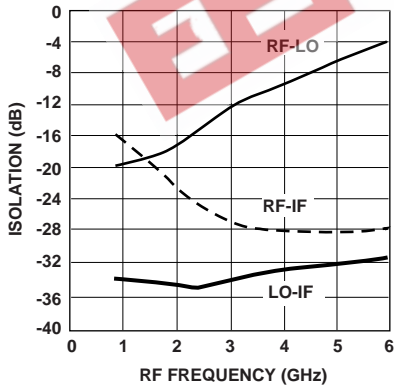


Figure 16. Isolation (RF-LO, RF-IF, LO-IF) vs. Frequency with RF and IF Matching Networks.

IAM-91563 Typical Reflection Coefficients, $T_C = 25^\circ\text{C}$, $Z_0 = 50 \Omega$, $V_d = 3 \text{ V}$

Frequency (GHz)	RF (Mag)	RF (Ang)	LO (Mag)	LO (Ang)	IF (Mag)	IF (Ang)
0.1			0.43	-1	0.64	-8
0.2			0.39	-6	0.63	-9
0.3			0.39	-8	0.63	-10
0.4			0.39	-9	0.63	-10
0.5			0.39	-10	0.62	-11
0.6			0.39	-11	0.62	-12
0.7			0.40	-14	0.62	-13
0.8	0.91	-18	0.39	-14		
0.9	0.91	-21	0.39	-16		
1	0.91	-23	0.38	-17		
1.1	0.92	-25	0.39	-17		
1.2	0.91	-28	0.39	-19		
1.3	0.88	-29	0.40	-22		
1.4	0.87	-32	0.39	-22		
1.5	0.85	-33	0.39	-24		
1.6	0.84	-34	0.39	-25		
1.7	0.83	-35	0.39	-26		
1.8	0.82	-37	0.39	-27		
1.9	0.82	-37	0.38	-29		
2	0.81	-39	0.39	-29		
2.1	0.81	-40	0.38	-31		
2.2	0.81	-41	0.38	-31		
2.3	0.81	-42	0.37	-32		
2.4	0.81	-44	0.37	-33		
2.5	0.80	-45	0.36	-34		
2.6	0.80	-45	0.36	-35		
2.7	0.81	-46	0.35	-36		
2.8	0.81	-48	0.35	-36		
2.9	0.81	-50	0.34	-37		
3	0.82	-51	0.34	-37		
3.1	0.83	-53	0.33	-38		
3.2	0.83	-55	0.33	-39		
3.3	0.83	-56	0.32	-39		
3.4	0.85	-59	0.32	-40		
3.5	0.86	-61	0.31	-40		
3.6	0.87	-64	0.32	-42		
3.7	0.85	-67	0.31	-42		
3.8	0.83	-71	0.30	-45		
3.9	0.83	-71	0.30	-43		
4	0.82	-73	0.29	-46		
4.1	0.83	-76	0.29	-45		
4.2	0.83	-79	0.28	-47		
4.3	0.84	-82	0.29	-48		
4.4	0.84	-85	0.27	-49		
4.5	0.84	-87	0.28	-50		
4.6	0.85	-91	0.26	-51		
4.7	0.84	-95	0.28	-52		
4.8	0.85	-97	0.25	-52		
4.9	0.85	-100	0.27	-54		
5	0.85	-103	0.25	-54		
5.1	0.86	-106	0.27	-57		
5.2	0.85	-108	0.25	-56		
5.3	0.84	-113	0.27	-58		
5.4	0.84	-115	0.25	-58		
5.5	0.84	-117	0.27	-61		
5.6	0.83	-121	0.25	-61		
5.7	0.83	-123	0.27	-64		
5.8	0.81	-125	0.25	-65		
5.9	0.81	-128	0.26	-67		
6	0.80	-130	0.24	-65		

IAM-91563の応用

IAM-91563 はRF帯域が800MHzから6GHzのスーパーヘテロダイン受信機用に開発されたダウンコンバータです。この製品は3Vで動作するため1.9GHz帯のPCS、PHS、DECT及び、800MHz帯のGSM、PDC、NADC等のセルラ電話の様な低消費電流の用途に最適です。また、IAM-91563は900MHz、2.5GHz及び5.8GHz帯を利用するISM (Industrial, Scientific and Medical) システムをはじめ、RF LAN、PCMCIA RFモデム等の無線データ通信機器等への応用が可能です。

IAM-91563はカスコード(コモン・ソース - コモン・ゲート)構成の3ポート・ダウンコンバータRFICで、-5dBmのローカル・オシレータ(LO)を用いて800MHzから6GHz帯のRF信号を50MHzから700MHzのIFに変換するミキサです。図17は、IAM-91563内部の基本的なミキシング動作を行うカスコード接続のペアFETです。RF受信信号はFET1のゲートを駆動し、LO信号はFET2のゲートを駆動します。FET2は、LO周波数に応じてFET1のトランスコンダクタンスを非線形領域に変換するためのものです。これにより、周波数ミキシングを行うために必要な非線形性が作られます。このタイプのミキサは「トランスコンダクタンス・ミキサ」とも呼ばれ、IF出力はFET2のドレインからとります。

カスコード型回路は、その構成上FET同士のゲートが分離されている事から、良好なLO-RFアイソレーションが得られます。また、LO入力端子とFET2のゲートとの間に設けられたバッファ・アンプが、LO-RFアイソレーションを高めると同時にミキサのLO入力に必要なパワーを小さくします。

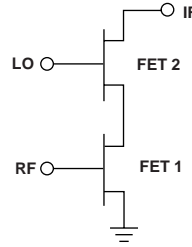


Figure 17. Cascode FET Mixer.

独自のバイアス安定化回路により、IAM-91563は+1.5Vから+5Vまでの単一電源で安定に動作します。また、このバイアス回路は、IAM-91563に抵抗を外付けしてデバイス電流を増やし、リニアリティの改善を可能にしています。

IAM-91563ミキサは、3V/9mAバイアス(標準)と-5dBmのLO入力パワー及び、少ない外付け部品によって、1.9GHzでのRF-IF変換ゲイン9dBと雑音指数8.5dB及び、-6dBmの入力 IP_3 を実現します。LO-IFアイソレーションは35dBを上回ります。バイアスを高リニアリティ/大電流(約16mA)モードに設定すると-2dBmのLO入力パワーで入力 IP_3 は約0dBmに上昇します。

テスト回路

RF及びDCの全数出荷検査には図18の回路が用いられています。この回路はRFが1890MHz、IFが250MHzでインピーダンス整合されています。LOは1640MHz、-5dBmでRFに対して低い周波数を使用しています。(RFに対して周波数の高い2240MHzのLOを用いた場合でもほぼ同様な特性です。)また、IFポートに接続されたRFチョークを介してDCバイアスを与えます。この回路でのテストによって、電気的特性の G_{test} 、 NF_{test} 及び、Device Current (I_d)を保証しています。

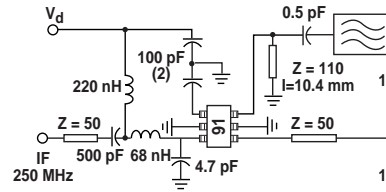


Figure 18. Test Circuit.

規格値と統計的パラメータ

このデータシートのパラメータは、小(Minimum)、最大(Maximum)、標準(Typical)及び標準偏差(Standard Deviations)の値によって表されています。

統計的パラメータの値は製品の規格の段階で連続していない3つのウェルハ・ロットから抜き取った最低50個のサンプルを測定したデータに基づいたものです。製品の規格化で得られたデータは通常、正規分布になり「リ鐘カーブ」状になっています。

IAM-91563ではゲイン(G_{test})、雑音数(NF_{test})及びデバイス電流(I_d)パラメータには「最小値」又は「最大値」が保証されています。これらの証されたパラメータは出荷時に全数テストされています。電気的特性のその他のパラメータは「標準値」で示されています。これらは規格化の段階データから得られた正規分布の平均(μ)です。雑音パラメータやSパラメータ、または特性曲線の様なデータは実測値の平均や計算上の平均値をいれる事が現実的でないため、これらのデータは分布の中央に位置している一つの標準的なデバイスから得たものです。「標準値」で示されたデータは電気設計の目安として使用して下さい。

標準偏差 () がほとんどの電気的特性 (25) に用意され、IAM-91563 の回路設計の最適化やシステム全体の特性のパラッキ等を知るために用いる事ができます。標準偏差は平均値からどれくらいばらつく可能性を持ったものかを表しています。つまり、平均値と標準偏差とから正規分布の様子を再現する事が可能です。標準統計値表又は計算により、通常は平均値に対して対称に分布している 2 つの値の間にパラメータが存在する確率を知る事ができます。例えば図 19 の様に、パラメータの確率は ± 1 の間で 68.3%、 ± 2 の間で 95.4%、 ± 3 の間で 99.7% になります。

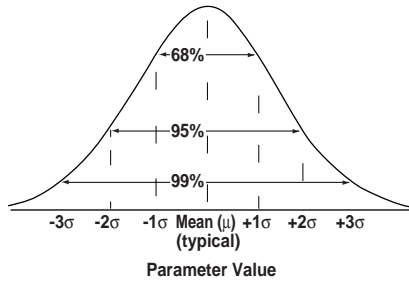


Figure 19. Normal Distribution.

位相の基準面

このデバイスの S パラメータ及び雑音パラメータの基準位置は図 20 の通りです。図に見られる様に基準面はパッケージ・リードがテスト基板に接触しているところです。

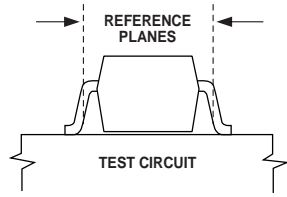


Figure 20. Phase Reference Planes.

RFレイアウト

図 21 は、IAM-91563 ミキサを用いたマイクロストリップ・ラインの設計例です。この図には、ソース・バイパス・ピンのバイパス・コンデンサや、バイアス電流を増やすための抵抗も示してあります。最適な特性を実現し、安定性を保つためには適切なグラウンドを設ける必要があります。MMIC の総てのグラウンド端子は、パッケージのそばにスルー・ホール (Via) を設けて PC ボードの裏面の RF グラウンド・プレーンに接続して下さい。良好な RF グラウンドを確保するために総てのグラウンド・ピンのすぐ隣に最低 1 個のスルー・ホールを設けて下さい。複数のスルー・ホールを用いる事は、グラウンド・パスのインダクタンスを更に小さくし、RF 特性を最大限引き出すのに有効な上、グラウンド面のヒートシンクへ低い熱抵抗の放熱経路を形成する上でも大切です。

また、グラウンド・ピンの PC ボード・パッド同士をパッケージ・ボディの真下で繋がないで下さい。パッケージの下に隠れた PC ボード・トレースがあると SMT 半田付けの品質を適切に検査できなくなります。

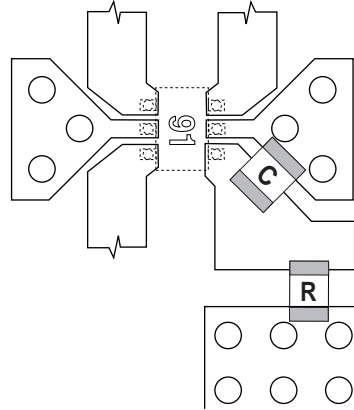


Figure 21. RF Layout.

PCボード材料

一般的な低コストのワイヤレス・システムでは、FR-4 又は G-10 等の PC ボードが使用され、標準的な基板の厚さ 0.020 から 0.031 インチです。これら基板の厚さにおける 50 マイクロストリップラインの幅は、入力部の直列インダクタや DC ブロッキング及びバイパス・コンデンサ等のチップ部品を装するのに便利です。また、基板の厚さが 0.031 インチを超えるとグラントスルー・ホールのインダクタンスが視できなくなってきます。

5.8 GHz ISM 等の高周波用途に PTFE/ ガラスを誘電体とした基板をいると、ミキサの RF 入力部での伝送路損失を小さくできます。また、高波用途に低コストの基板材料を使用する際には、インピーダンス整合に用いる伝送線路での Q の低下を考慮する必要があります。

バイアス

IAM-91563 は電圧源より駆動し、“ノーマル・モード” の時、+3V 単電源で 9mA (標準) の回路電流で動作します。また、内蔵の電流安定化回路によって +1.5V から +5V の電圧範囲で動作可能です。

IAM-91563 のソース・バイパス・ピンとグラウンドの間に抵抗を外付けしてデバイス電流を約 20mA まで増やすことができます。これによりリニアリティの高い“ハイ・パワー・モード”になります。この機能については、「高リアリティ・モード」の項を参照して下さい。

アプリケーション・ガイド ライン

IAM-91563 ダウンコンバータから最大の性能を得るための留意点を紹介します。まず、IAM-91563のIFとRFポートは、ほとんどの周波数範囲に対して整合されていないため、それらのポートに入力される信号の周波数でインピーダンス整合しなければなりません。例えば50 システムの中で使われる時、通常は50 に整合します。これに対し、LOポートは殆どの周波数で不整合損失が1dB以下になる様に内部で整合されています。

一般的には図22の様に、ミキサのIFポートとRFポートにフィルタが必要です。RFポートの前段のフィルタはイメージ周波数による妨害を防ぎ、IFフィルタはRF及びLO信号がIF信号処理回路に漏れるのを防ぎます。

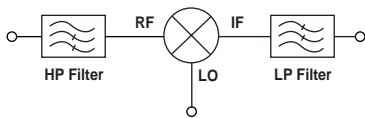


Figure 22. Image and IF Filters.

バイアス電流を増やしてリニアリティを伸ばす場合は、ソース・バイパス・ピンのバイパス、バイアス注入やDCブロッキング、その他のバイパス等を十分に考慮する必要があります。これらの設計における考え方について、以下に詳しく解説します。

RFポート

IAM-91563 ミキサから最大の変換ゲインを得るためには、RFポートの整合を良好にする事が特に重要です。また、低雑音指数やRF - LO間のアイソレーションを得るためにも整合が必要です。インピーダンス整合を行なう事により、RFポートでの不整合損失と同じだけ変

換ゲインを大きくする事ができます。RFポートの反射係数は、標準反射係数表にあります。不整合損失は反射係数の関数としてdBで次の様に表されますので、適切な整合を行えばその分ゲインが改善されます：

$$G_{RF, mm} = 10 \log_{10} \left(\frac{1}{1 - |\Gamma_{RF}|^2} \right) \quad (1)$$

800MHz から 6GHz 帯の周波数帯域において、RFポートの反射係数の振幅は0.91 から 0.80 の値で、これは不整合損失にして7.6 から 4.4dBに相当します。RFポートのインピーダンスは容量性で、800MHzから2.4GHzの周波数ではスミス・チャートのR=1の円付近にあります。これは簡単な直列インダクタによって容易に50 に整合できますが、図23の様な直列Cと並列Lから成る整合回路を推奨します。その理由は2つあり、1つは整合回路にハイパスフィルタの機能を持たせられる事です。もう1つはこの整合回路を使う事により、どの周波数でもRFポートのインピーダンスを50 に整合できる事です。通常的应用では、その周波数帯域の中心周波数でインピーダンス整合を行う様にします。

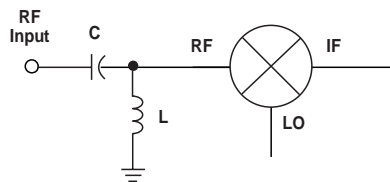


Figure 23. RF Input HPF Matching.

インピーダンス整合は、チップ部品、伝送線路の何れか又は、それら両方の組み合わせによって行われます。比較的低い周波数で基板実装面積を小さくしたい時は、表面実装インダクタとコンデンサが便利です。しかし、チップ部

品は、大きな寄生成分或いは自己共振を持っているので、高い周波数帯域では高インピーダンスの伝送線路を用いる事を推奨します。

もし別のタイプの整合回路を使用する場合、IAM-91563のRF入力端子はグランド電位になっていて、電流を引き込まない事に注意して下さい。もし入力がDC電圧を出力とする前段に直接接続される場合、DCブロッキング・コンデンサを使用して下さい。

IFポート

IAM-91563は、RF信号を50MHzから700MHzの中間周波数に変換するためのMMICです。IFポートもRFポートの場合と同様に高い反射係数を持っていますが、式(1)を用いるとインピーダンス整合により不整合損失の2.2dBだけゲインを改善できます。IFポートの整合を良くする事で最適な出力電圧とLO-IF間のアイソレーションが得られます。IFポートの反射係数は、標準反射係数表にあります。

IFポートのインピーダンス整合回路は、RFとLOパワーをミキサ内に返すIF信号のみを通過させるためにローパス・フィルタ型にします。図24の並列Cと直列Lから成る回路はローパス・フィルタとして働き、IFポートのインピーダンスを50MHzから700MHz帯のどの周波数でも50 に整合する事ができます。

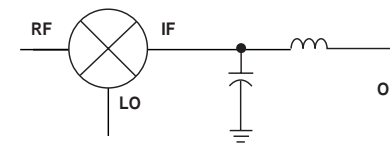


Figure 24. IF Output LPF Matching.

DCバイアスは、IFポートからIAM-91563ミキサに供給されます。図25

インダクタ (RFC) を用いて IF 信号を DC 電源から分離する回路の例です。また、DC 電源ラインへの RF 信号の漏れやミキサの出力にディップやピークができるのを防ぐために、DC 電源ラインをコンデンサでグラウンドにバイパスしてあります。

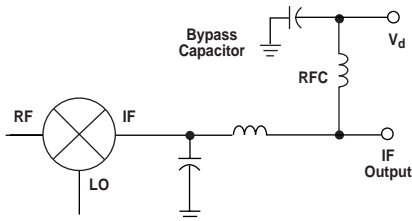


Figure 25. Bias Connection.

LOポート

LO 入力ポートは予め 50 Ω に整合されていて、VSWR は全動作周波数帯域で 2.5:1 以下です。従って、通常は特に整合を行う必要はありません。もし整合を行う場合は、小さな直列インダクタを使って LO 整合を改善する事ができ、LO を駆動するための入力パワーを最大 0.9dB 小さくできます。LO ポートの反射係数は、標準反射系数表にあります。

ソース・バイパス・ピン

ソース・バイパス・ピンは、IF 周波数の他に RF 及び LO の高周波成分をグラウンドにバイパスします。大容量のコンデンサは低い中間周波をバイパスしますが、寄生成分により RF 帯で共振を起こす事があります。この様な時は、2 個の容量の異なるコンデンサを並列にして使うのが適当です。つまり、小容量で高周波特性の良いコンデンサを RF/LO 用に使用し、大容量のコンデンサを IF 用に使用します。また、バイパスを“高リニアリティ・モード”にする時は、ソース・バイパス・ピンとグラウンドとの間に抵抗を接続します。

高リニアリティ・モード

IAM-91563 のソース・バイパス・ピンとグラウンドとの間に抵抗を外付けする事で、標準 9mA のデバイス電流を約 20mA に増やし、ミキサのリニアリティ (IP₃) と出力電力 (P_{1dB}) を向上させる事ができます。図 26 と図 27 が高リニアリティ・モードでのミキサの特性です。例えば、ソース・バイパス・ピンに 15 Ω の抵抗を付けると、デバイス電流は約 14 mA になり、1.9 GHz では -6.5dBm だった入力 IP₃ が約 -3dBm まで向上します。更に、LO 入力電力レベルを -5dBm から -1dBm 上げると、入力 IP₃ は約 0dBm になります。

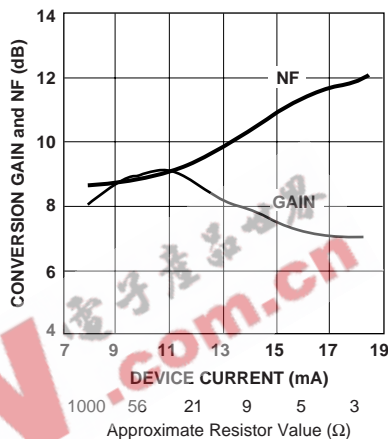


Figure 26. Available Conversion Gain and SSB Noise Figure vs. Device Current (Source Resistor).

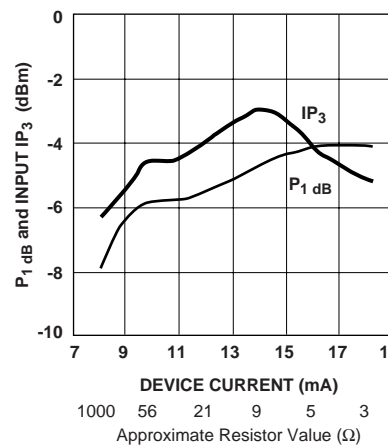


Figure 27. 1 dB Compression and Input 3rd Order Intercept Point vs. Device Current (Resistor).

応用例

図28のPCボード・レイアウトは、IAM-91563 をRF 入力周波数 800MHz から 6GHz で使用する際の一例です。

このレイアウトは、RF 入力、IF 出力及び LO 入力 が 50 Ω でインターフェイス され、基板の裏面が全面グランド・プレーンになったマイクロストリップラインによるレイアウトです。また、この回路は厚さ 0.031 インチの FR-4 基板上に作られています。グランドを基板の上面にもってくるために必要な箇所にスルーホール(Via)を設けてありますが、これらはグランド・パスのインダクタンスを小さくするために複数使用されています。

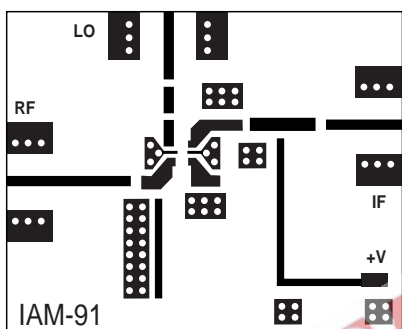


Figure 28. PCB Layout.

1.9GHz設計例

IAM-91563 を用いた設計例として、RF が 1.9GHz、IF が 110MHz の PCS 帯ダウンコンバータについて解説します。ミキサの実装と特性の確認には図28のPCボードを使用しました。回路図は図29のものです。

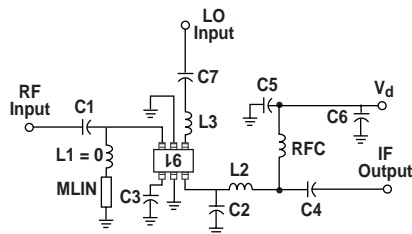


Figure 29. Schematic of Example Application Circuit.

RF入力ポートでは、直列コンデンサC1と伝送線路 MLIN とにより入力整合回路とハイパス・フィルタを形成しています(注: 図28のPCボードレイアウトは、MLIN とシリーズにインダクタ L1 を実装する様になっていますが、ここでは L1 は使用しません)。1.9GHz 時の RF 入力ポート RF は、反射係数表から 0.82 ∠ -37° で、図30のスミス・チャート上の点 A にプロットされます。先の「RF ポート」の項で述べた様に、直列 C と並列 L の回路を用いて (50 Ω の信号源から RF に向かって) RF を 50 Ω に整合します。まず、6.5nH の並列インダクタンスによってインピーダンスの軌跡が点 A から点 B に移動します。次に、0.6pF の直列コンデンサ C1 によって 50 Ω への整合が完了し、インピーダンスの軌跡はスミス・チャートの中心の点 C に一致します。

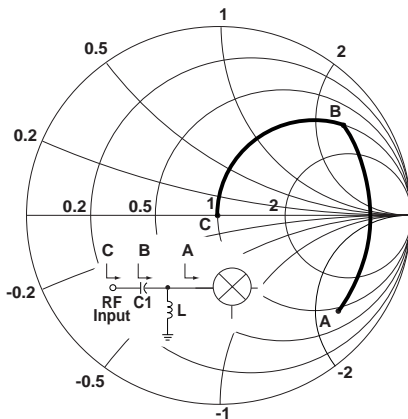


Figure 30. RF Input Impedance Match.

この例では、並列インダクタを同様に、伝送線路 MLIN (Zo=90 Ω、長さは 0.35 インチ) によって作りました。また、C1 には寄生インダクタンスや寄生抵抗分による影響を小さくするために高品質のコンデンサが必要です。この直列コンデンサ C1 には、ミキサの前の出力に含まれている DC 成分をブロックする働きもあります。

IF 出力ポートでは、並列コンデンサ C2 と直列インダクタ L2 によってローパス・フィルタとインピーダンス整合回路が構成されています。反射係数表から、実際に使用する IF の 110MHz に近い 100 MHz の時の反射係数は $\Gamma_{IF}=0.64 \angle -8^\circ$ を選び、図31の点 A 様にプロットします。11.3pF の並列コンデンサ (C2) により、軌跡は点 B へ移動します。これに 150nH の直列インダクタ (L2) を接続すると、軌跡はスミス・チャートの中心点 C に移動し、整合が完了します。

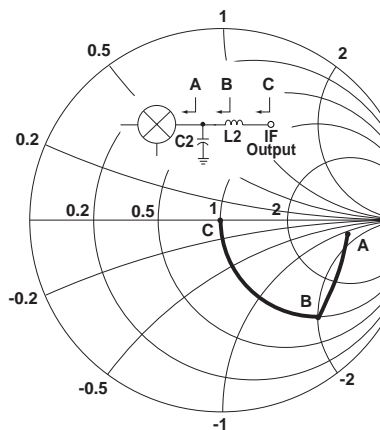


Figure 31. IF Input Impedance Match.

LO ポートは 8nH 程度の直列インダクタ L3 を使用して整合を改善できませんが、通常は必要ありません。LO ポートの LO は、反射係数表から知る事ができます。コンデンサ C7 は LO ポートに DC ブロッキング用です。IAM-91563 の DC バイアスは、IF 出力ピンの RF を介して供給します。また、RF、IF 及び LO 信号の DC 電源ラインへの漏

や、ミキサのゲインのディップやピークを防ぐために、コンデンサC5によって電源をグラウンドにバイパスします。C4は出力のDCブロッキング用コンデンサです。

RFバイパス用やDCブロッキング用等のインピーダンス整合用でないコンデンサ (C3 - C7) の値は、それらが接続されるポートの最も低い周波数の時にリアクタンスが小さくなる様に (通常は5 より小さく) 選定して下さい。RFチョーク (RFC) は、IF周波数が最も低い時にリアクタンスが大きく (数百) なる様にします。

図 32 は上記の設計例に従って部品とSMAコネクタを実装した例です。ここではL1を使用せず、代わりにメタルのタブを用いています。並列伝送線路MLINの長さは、ラインとグラウンドとの間をショートしているタブの位置を変える事で調節できます。また、不要なRF成分がDC電源ラインを通して回り込むのを防ぐために、Vd端子の近くにバイパス・コンデンサC6を設けてあります。もし、複数のバイパス・コンデンサを用いる場合は、共振が起きない様に注意して下さい。コンデンサが基板上的寄生インダクタンスや寄生容量と共に、共振回路を作らない様にする事が重要です。DC電源ラインとバイパス・コンデンサとの間に小さな値の抵抗を入れると、DC電源回路のQが下がり共振を防ぐのに有効な場合があります。

表 1 は、この設計例に使用した部品の値をまとめたものです。

Component	Value
C1	0.5 pF
C2	9 pF
C3, C5, C7	100 pF
C4	500 pF
L1	(not used)
L2	100 nH
L3	8.2 nH
MLIN	$Z_0=90 \Omega$ $l = 0.41 \text{ in.}$
RFC	320 nH

Table 1. Component Values for 1.9 GHz Downconverter. (IF = 110 MHz)

表 1 に記された各部品の値には、これまでのインピーダンス整合の説明の中で述べた値と違っているものがあります。これは、最終的な値が部品間の線長や寄生成分 (例えばC1の直列インダクタンス) 等の要素を考慮して決められているためです。これらの回路シミュレータを詳しく計算するために、ジェント・テクノロジーのTouchstone等のCADプログラムを利用することができます。以下の数値は、この設計で使用した1.9GHz回路の特性を実際に測定したものです。

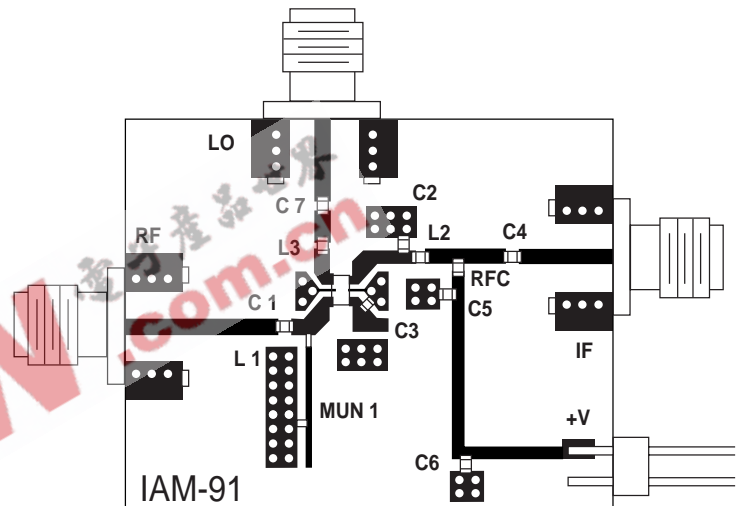


Figure 32. Complete 1.9 GHz Mixer.

The following performance was measured for a 1.9 GHz circuit:

Measured results:

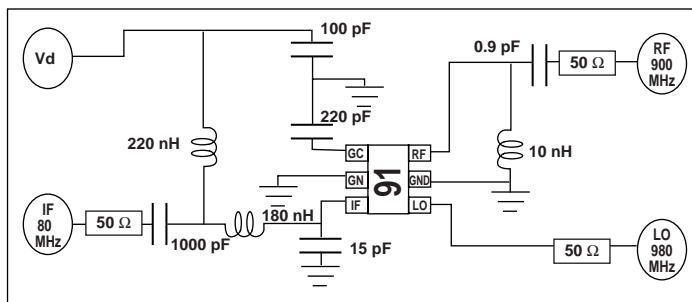
Conversion Gain = 9.0 dB
 SSB Noise Figure = 8.5 dB
 P1dB (output) = -8.1 dB
 IP3 (Input) = -7 dBm
 LO-RF Isolation = 17 dB
 LO-IF Isolation = 34 dB
 RF-IF Isolation = 23 dB

Operating conditions:

RF Frequency = 1.89 GHz
 LO Frequency = 1.78 GHz
 IF Frequency = 110 MHz
 LO Drive Level = -5 dBm
 DC Power = 3.0V @ 9 mA

その他の周波数での設計例

これまで解説してきた設計手法を用いて、その他の無線周波数帯の設計も行う事ができます。図33と34は、各々900MHz帯と2.4GHz帯での設計例と測定結果です。



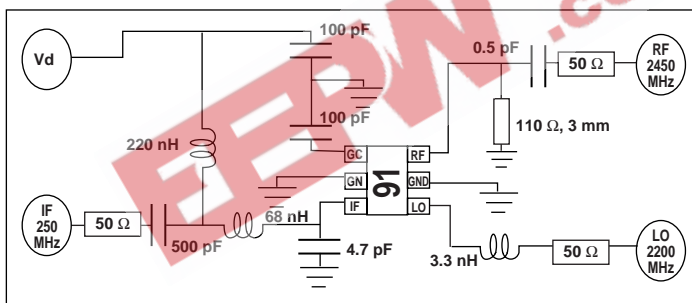
Measured results:

Conversion Gain = 10.6 dB	LO-RF Isolation = 21 dB
SSB Noise Figure = 7.1 dB	LO-IF Isolation = 33 dB
1 dB Compression = -7.0 dB	RF-IF Isolation = 17 dB
P3 (Input) = -7 dBm	

Operating conditions:

RF Frequency = 900 MHz	LO Drive Level = -5 dBm
IF Frequency = 80 MHz	DC Power = 3.0V @ 9 mA
LO Frequency = 980 MHz	

Figure 33. 800-900 MHz Cellular and ISM Band Mixer.



Measured results:

Conversion Gain = 7.7 dB	LO-RF Isolation = 16 dB
SSB Noise Figure = 11 dB	LO-IF Isolation = 35 dB
1 dB Compression = -8.7 dB	RF-IF Isolation = 27 dB
IP3 (Input) = -7 dBm	

Operating conditions:

RF Frequency = 2.45 GHz	LO Drive Level = -5 dBm
IF Frequency = 250 MHz	DC Power = 3.0V @ 9 mA
LO Frequency = 2.2 GHz	

Figure 34. 2.4 GHz ISM Band Mixer.

SOT-363用

PCボード・レイアウト

IAM-91563 のパッケージは超小型表面実装SOT-363(SC-70)です。図35はPCボードのパッド・レイアウトの例(単位はインチ)です。このレイアウトはIAM-91563の高周波特性を低下させる寄生成分を増やさずに、一般的な自動実装装置に用いる事ができます。図中の白抜きは、PCボードのパッド上にSOT-363パッケージを置いた時のピンの位置を表しています。

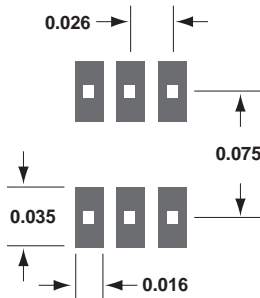


Figure 35. PCB Pad Layout (dimensions in inches).

SMTデバイスの実装

表面実装部品の実装には、材質、プロセス及び装置等に関する多くの要因が影響します。例えば、加熱方法(IR又は気相リフロー、ウェーブ半田等)、回路基板の材質、導体の厚さとパターン、半田の組成及び部品の熱伝導性と熱容量等です。SOT-363の様な小さなパッケージは、大きなパッケージに比べて早く半田リフロー温度に達します。IAM-91563の実装には、図36の様な時間-温度プロファイルを用いる事ができます。このプロファイルはIRリフロー・タイプの表面実装工程のもので

まず室温から加熱され、回路基板とそれに取り付けられた(クリーム半田で固定された)部品は予熱領域を通過します。予熱領域では、熱衝撃を防ぎながら基板と部品の温度を上昇させ、クリーム半田から溶剤を蒸発させます。

リフロー領域では短時間だけ温度を上昇させ、半田をリフローさせます。加熱及び冷却領域の温度の変化率は、基板が変形したり熱衝撃で部品を損傷しない様に、十分に小さく選ばれています。リフロー領域での最大温度(T_{MAX})は235を超えてはいけません。

これらのパラメータはIAM-91563の実装工程における標準的なもので、一般的に、回路基板と部品は半田を均一にリフローさせるために最低限必要な温度と時間で実装を終える様にします。

静電気に対する感受性

GaAs MMICを取り扱う際は静電気放電(ESD)に対して注意が必要です。

IAM-91563は高エネルギーのESDにさらされると永久的な損傷を受ける事があります。数千ボルト(これくらい静電気は、人体や測定機器にすぐ蓄積されます)にチャージされた静電気が気づかぬうちに放電される事が、特性の劣化や故障の原因となります。IAM-91563はESD Class 1のデバイスです。従って、このデバイスをESDにより破壊しないために、取り扱い、査及び実装の際にはESDに対する適な対策を行なって下さい。

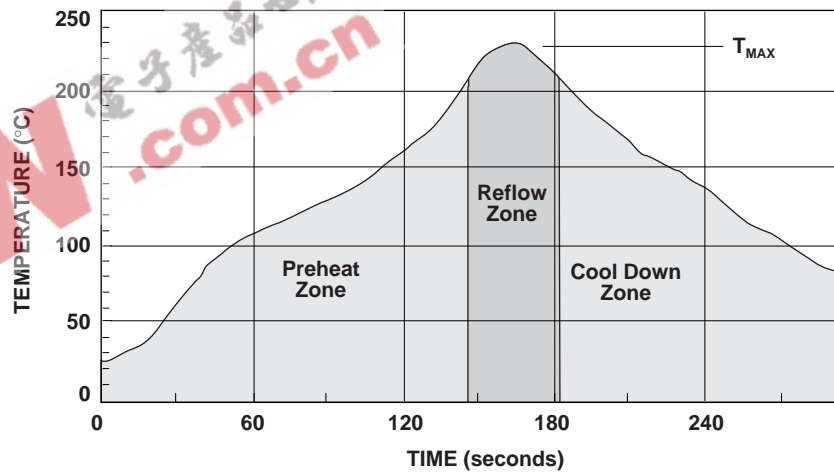
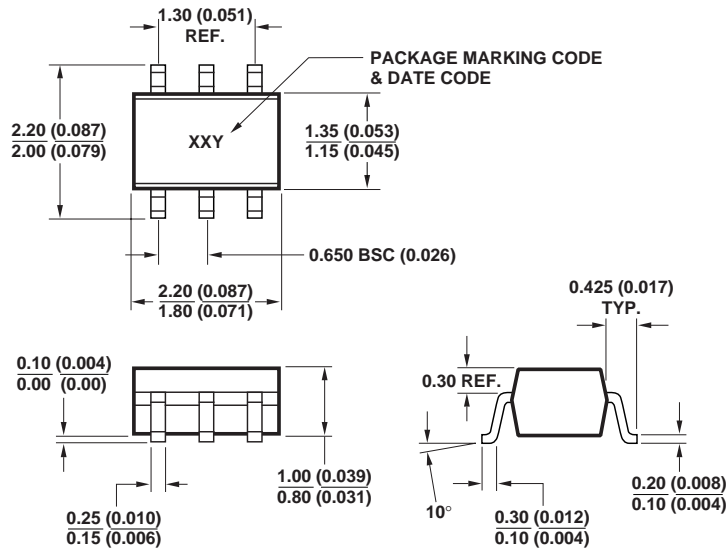


Figure 36. Surface Mount Assembly Profile.

Package Dimensions Outline 63 (SOT-363/SC-70)



DIMENSIONS ARE IN MILLIMETERS (INCHES)

Package Characteristics

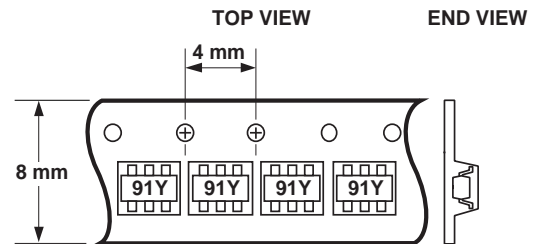
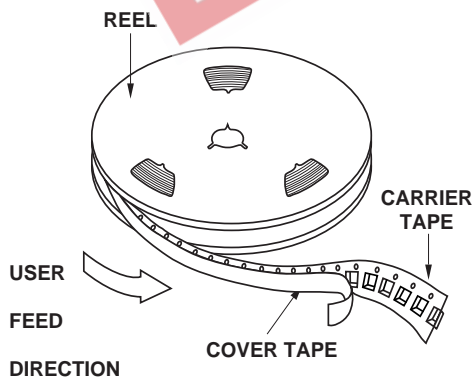
Lead Material Cop
 Lead Finish Tin-Lead 85/1
 Maximum Soldering Temperature
 260°C for 5 second
 Minimum Lead Strength
 2 pounds p
 Typical Package Inductance 2
 Typical Package Capacitance
 0.08 pF (opposite lead)

Part Number Ordering Information

Part Number	No. of Devices	Container
IAM-91563-TR1	3000	7" Reel
IAM-91563-BLK	100	antistatic bag

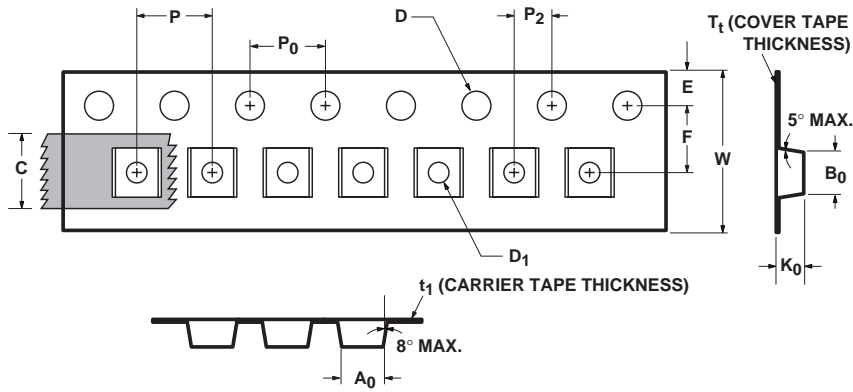
Tape Dimensions and Product Orientation For Outline 63 (SC-70 6 Leads)

Device Orientation



注：“Y”はデータコードを表します

Tape Dimensions and Product Orientation, Continued
For Outline 63 (SC-70 6Leads)



DESCRIPTION		SYMBOL	SIZE (mm)	SIZE (INCHES)
CAVITY	LENGTH	A ₀	2.24 ± 0.10	0.088 ± 0.004
	WIDTH	B ₀	2.34 ± 0.10	0.092 ± 0.004
	DEPTH	K ₀	1.22 ± 0.10	0.048 ± 0.004
	PITCH	P	4.00 ± 0.10	0.157 ± 0.004
	BOTTOM HOLE DIAMETER	D ₁	1.00 + 0.25	0.039 + 0.010
PERFORATION	DIAMETER	D	1.55 ± 0.05	0.061 ± 0.002
	PITCH	P ₀	4.00 ± 0.10	0.157 ± 0.004
	POSITION	E	1.75 ± 0.10	0.069 ± 0.004
CARRIER TAPE	WIDTH	W	8.00 ± 0.30	0.315 ± 0.012
	THICKNESS	t ₁	0.255 ± 0.013	0.010 ± 0.0005
COVER TAPE	WIDTH	C	5.4 ± 0.10	0.205 ± 0.004
	TAPE THICKNESS	T _t	0.062 ± 0.001	0.0025 ± 0.00004
DISTANCE	CAVITY TO PERFORATION (WIDTH DIRECTION)	F	3.50 ± 0.05	0.138 ± 0.002
	CAVITY TO PERFORATION (LENGTH DIRECTION)	P ₂	2.00 ± 0.05	0.079 ± 0.002

当社半導体部品のご使用にあたって

仕様及び仕様書に関して

- ・本仕様は製品改善および技術改良等により予告なく変更する場合があります。ご使用の際には最新の仕様を問い合わせの上、用途のご確認をお願いいたします。
- ・本仕様記載内容を無断で転載または複製することは禁じられております。
- ・本仕様内でご紹介している応用例(アプリケーション)は当社製品がご使用できる代表的なものです。ご使用において第三者の知的財産権などの保証または実施権の許諾に対して問題が発生した場合、当社はその責任を負いかねます。
- ・仕様書はメーカーとユーザ間で交わされる製品に関する使用条件や誤使用防止事項を言及するものです。仕様書の条件外で保存、使用された場合に動作不良、機械不良が発生しても当社は責任を負いかねます。ただし、当社は納品後1年以内に当社の責任に帰すべき理由で、不良或いは故障が発生した場合、無償で製品を交換いたします。
- ・仕様書の製品が製造上および政策上の理由で満足できない場合には変更の権利を当社が有し、その交渉は当社の要求によりすみやかに行われることとさせていただきます。なお、基本的に変更は3ヶ月前、廃止は1年前にご連絡致しますが、例外もございますので予めご了承ください。

ご使用用途に関して

- ・当社の製品は、一般的な電子機器(コンピュータ、OA機器、通信機器、AV機器、家電製品、アミューズメント機器、計測機器、一般産業機器など)の一部に組み込まれて使用されるものです。極めて高い信頼性と安全性が要求される用途(輸送機器、航空・宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器などの財産・環境もしくは生命に悪影響を及ぼす可能性を持つ用途)を意図し、設計も製造もされているものではありません。それゆえ、本製品の安全性、品質および性能に関しては、仕様書(又は、カタログ)に記載してあること以外は明示的にも黙示的にも一切の保証をするものではありません。

回路設計上のお願

- ・当社は品質、信頼性の向上に努力しておりますが、一般的に半導体製品の誤動作や、故障の発生は避けられません。本製品の使用に附随し、或いはこれに関連する誤動作、故障、寿命により、他人の生命又は財産に被害や悪影響を及ぼし、或いは本製品を取り付けまたは使用した設備、施設または機械器具に故障が生じ一般公衆に被害を起しても、当社はその内容、程度を問わず、一切の責任を負いかねます。
お客様の責任において、装置の安全設計をお願いいたします。